

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of : THE COMMISSIONER IS AUTHORIZED
Akihiro SATO : TO CHARGE ANY DEFICIENCY IN THE
Serial No. NEW : FEES FOR THIS PAPER TO DEPOSIT
Filed April 1, 2004 : ACCOUNT NO. 23-0975
: **Attn: APPLICATION BRANCH**
: Attorney Docket No. 2004_0525A

DATA MULTIPLEXING APPARATUS,
DATA MULTIPLEXING METHOD, AND
TRANSMISSION APPARATUS

CLAIM OF PRIORITY UNDER 35 USC 119

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

Applicant in the above-entitled application hereby claims the date of priority under the International Convention of Japanese Patent Application No. 2003-107626, filed April 11, 2003, and as acknowledged in the Declaration of this application.

A certified copy of said Japanese Patent Application is submitted herewith.

Respectfully submitted,

Akihiro SATO

By Michael S. Huppert
Michael S. Huppert
Registration No. 40,268
Attorney for Applicant

MSH/kjf
Washington, D.C. 20006-1021
Telephone (202) 721-8200
Facsimile (202) 721-8250
April 1, 2004

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2003年 4月11日

出願番号
Application Number: 特願2003-107626
[ST. 10/C]: [JP2003-107626]

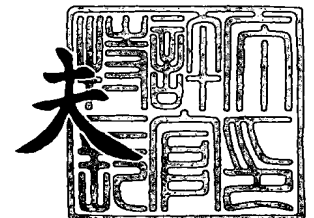
出願人
Applicant(s): 松下電器産業株式会社



2004年 1月14日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2003-3111549

【書類名】 特許願

【整理番号】 2054041282

【提出日】 平成15年 4月11日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 7/08

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 佐藤 昭博

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100097445

【弁理士】

【氏名又は名称】 岩橋 文雄

【選任した代理人】

【識別番号】 100103355

【弁理士】

【氏名又は名称】 坂口 智康

【選任した代理人】

【識別番号】 100109667

【弁理士】

【氏名又は名称】 内藤 浩樹

【手数料の表示】

【予納台帳番号】 011305

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1



【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938

【書類名】 明細書

【発明の名称】 データ多重化方法、データ多重化装置、送信装置および受信装置

【特許請求の範囲】

【請求項 1】 1 チャンネル以上の第一の packets 列と、第二の packets 列を多重化するデータ多重化方法であって、
前記 1 チャンネル以上の第一の packets 列を多重化して生じた N U L L packets を、前記第二の packets 列を構成する packets に入れ替えて出力するデータ多重化方法。

【請求項 2】 前記第二の packets 列は、時間軸情報を有しない情報から構成される請求項 1 記載のデータ多重化方法。

【請求項 3】 前記第二の packets 列は、プライベートデータの packets 列である請求項 1 記載のデータ多重化方法。

【請求項 4】 デジタルデータを含む複数チャンネルの packets 列を入力し、前記複数チャンネルの packets 列を多重して多重 packets 列を生成し出力するデータ多重化方法において、前記複数チャンネルの packets 列をチャンネル単位で格納するメモリと、前記複数チャンネルの packets 列を多重して多重 packets 列を生成するための packets 列の多重化順序をあらかじめ定めた時間単位で生成するステップと、前記生成された packets 列の多重化順序を格納するメモリと、前記多重化順序を格納するメモリにおいて packets 列の格納状態を示すフラグを生成するステップと、前記多重化順序を格納するメモリにおける packets 列の格納状態を示すフラグにより、あらかじめ定めた時間単位で多重化を行う packets 列の総数を決定するステップと、packets 列の出力総数を設定するステップと、packets 列の出力開始アドレスを格納するメモリと、前記チャンネル単位で格納された packets 列より N U L L packets 列を検出するステップとを有し、前記チャンネル単位で格納されたメモリより packets 列を出力する際に、前記 N U L L packets 列を検出するステップにより N U L L packets が検出された場合、前記 packets 列の出力開始アドレスを格納するメモリに格納されたアドレスの示す packets 列に入れ替えて出力することを特徴とするデータ多重化方法。

【請求項5】 前記パケット列の出力総数を設定するステップにおいて設定されるパケット数は、前記チャンネル単位で格納されたパケット列の1ブロック当りのパケット数以下であることを特徴とする請求項4記載のデータ多重化方法。

【請求項6】 前記NULLパケット列を検出するステップによりNULLパケットが検出され、前記パケット列の出力開始アドレスを格納するメモリに格納されたアドレスの示すパケット列に入れ替えて出力する際に、前記パケット列の出力開始アドレスを格納するメモリに格納されたアドレスの示すパケット列から、前記パケット列の出力総数を設定するステップにより設定されたパケット数分だけ、順番に入れ替えて出力することを特徴とする請求項4記載のデータ多重化方法。

【請求項7】 前記NULLパケット列を検出するステップによりNULLパケットが検出され、前記パケット列の出力開始アドレスを格納するメモリに格納されたアドレスの示すパケット列に入れ替えて出力する際に、パケット列を入れ替えるタイミングは、前記パケット列の出力開始アドレスを格納するメモリにアドレスが格納された瞬間をトリガとして、パケット列の入れ替えを開始することを特徴とする請求項4記載のデータ多重化方法。

【請求項8】 前記多重化順序を格納するメモリにおけるパケット列の格納状態を示すフラグは、パケット列の格納数が一定値以下であることを示すAlmost Emptyフラグと、パケット列の格納数が一定値以上であることを示すAlmost Fullフラグを有することを特徴とする請求項4記載のデータ多重化方法。

【請求項9】 前記メモリは、シンクロナスダイナミックラムであることを特徴とする請求項8に記載のデータ多重化方法。

【請求項10】 前記パケット列は、映像信号、又は音声信号、又はプライベートデータ信号を含むことを特徴とする請求項1、請求項2、請求項4から請求項9いずれか記載のデータ多重化方法。

【請求項11】 1チャンネル以上の第一のパケット列と、第二のパケット列を取得し、
前記1チャンネル以上の第一のパケット列を多重化し、当該多重化により生じた

NUL L パケットを、前記第二のパケット列を構成するパケットに入れ替えて出力するデータ多重化装置。

【請求項 1 2】 前記第二のパケット列は、時間軸情報を有しない情報から構成される請求項 1 1 記載のデータ多重化装置。

【請求項 1 3】 前記第二のパケット列は、プライベートデータのパケット列である請求項 1 2 記載のデータ多重化装置。

【請求項 1 4】 デジタルデータを含む複数チャンネルのパケット列を入力し、前記複数チャンネルのパケット列を多重して多重パケット列を生成し出力するデータ多重化装置において、前記複数チャンネルのパケット列をチャンネル単位で格納するパケット列格納手段と、前記複数チャンネルのパケット列を多重して多重パケット列を生成するためのパケット列の多重化順序をあらかじめ定めた時間単位で生成するパケット列多重化順序生成手段と、前記パケット列多重化順序生成手段により生成されたパケット列の多重化順序を格納するパケット列多重化順序格納手段と、前記パケット列多重化順序格納手段においてパケット列の格納状態を示すフラグを生成するパケット列多重化順序格納状態フラグ生成手段と、前記パケット列多重化順序格納状態フラグ生成手段により生成されたパケット列の格納状態を示すフラグにより、あらかじめ定めた時間単位で多重化を行うパケット列の総数を決定するパケット列多重化総数制御手段と、パケット列の出力総数を設定するパケット列出力総数設定手段と、パケット列の出力開始アドレスを格納するパケット列出力開始アドレス格納手段と、前記パケット列格納手段に格納されたパケット列より NUL L パケット列を検出する NUL L パケット列検出手段と、前記 NUL L パケット列検出手段により検出された NUL L パケット列を前記パケット列出力開始アドレス格納手段に格納されたアドレスの示すパケット列に入れ替えて出力するパケット列入れ替え手段とを具備することを特徴とするデータ多重化装置。

【請求項 1 5】 前記パケット列出力総数設定手段に設定されるパケット数は、前記パケット列格納手段に格納されたパケット列の 1 ブロック当りのパケット数以下であることを特徴とする請求項 1 4 記載のデータ多重化装置。

【請求項 1 6】 前記パケット列入れ替え手段において入れ替えるパケット列

は、前記パケット列出力開始アドレス格納手段に格納されたアドレスの示すパケット列から、前記パケット列出力総数設定手段に設定されたパケット数分だけ、順番に入れ替えて出力することを特徴とする請求項 14 記載のデータ多重化装置。

【請求項 17】 前記パケット列入れ替え手段においてパケット列を入れ替えるタイミングは、前記パケット列出力開始アドレス格納手段にアドレスが格納された瞬間をトリガとして、パケット列の入れ替えを開始することを特徴とする請求項 14 記載のデータ多重化装置。

【請求項 18】 前記パケット列多重化順序格納状態フラグ生成手段により生成されたパケット列の格納状態を示すフラグは、パケット列の格納数が一定値以下であることを示す Almost Empty フラグと、パケット列の格納数が一定値以上であることを示す Almost Full フラグを有することを特徴とする請求項 14 記載のデータ多重化装置。

【請求項 19】 前記パケット列格納手段は、シンクロナスダイナミックラムであることを特徴とする請求項 14 に記載のデータ多重化装置。

【請求項 20】 前記パケット列は、映像信号、又は音声信号、又はプライベートデータ信号を含むことを特徴とする請求項 14、請求項 15、請求項 17 から請求項 19 いずれか記載のデータ多重化装置。

【請求項 21】 請求項 11 から請求項 20 いずれか記載のデータ多重化装置と、当該データ多重化装置で多重化したストリームを送信する送信手段を具備する送信装置。

【請求項 22】 請求項 21 記載の送信装置から送信されたストリームを受信して、出力する受信装置。

【請求項 23】 コンピュータに、
1チャンネル以上の第一のパケット列と、第二のパケット列を取得するパケット取得ステップと、
前記1チャンネル以上の第一のパケット列を多重化する多重化ステップと、
前記多重化ステップで多重化したパケット列から NULL パケットを検出するステップと、

前記検出したNUL Lパケットを前記第二のパケット列を構成するパケットに入れ替えて出力するステップを実行させるためのプログラム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、映像、音声、又はその他のデジタルデータを多重して伝送、又は蓄積する際のデータ多重化方法及びデータ多重化装置等に関するものである。

【0002】

【従来の技術】

近年、デジタル技術の進歩により、映像、音声、又はその他のデジタルデータによる衛星放送、CATV、ビデオオンデマンド等のサービスが実用化されつつある。

【0003】

デジタルデータを伝送する際には、これら複数のデジタルデータをいかに多重するかが重要な問題である。複数のデジタルデータを多重化する方式としてISO/IECの国際規格であるMPEG2多重化方式がある。

【0004】

MPEG2の多重化方式に関しては、蓄積メディア等への記録に適したMPEG2-PS（プログラムストリーム）方式と、放送等の伝送に適したMPEG2-TS（トランスポートストリーム）方式とがある。MPEG2-TSに関しては、複数のプログラム番組を同時に一本のストリームに多重して伝送できる構成になっている。本発明の実施例においては、MPEG2-TS方式のデジタルデータを多重化するデータ多重化方法、及びデータ多重化装置を例示する。

【0005】

以下、図面を参照しながらMPEG2-TSについて説明する。

【0006】

図6は、MPEG2-TSフォーマットの概略図である。映像、音声、またはその他のデジタルデータはそれぞれ符号化され、188バイト毎のTSパケットを構成する。

【0007】

TSパケットのヘッダ部は、PID (Packet Identifier) と呼ばれるパケット固有の識別子を有する。同じプログラム番組の映像の1以上のTSパケットは、同じPIDを有する。

【0008】

音声、又はその他のデジタルデータのTSパケットのPIDに関しても同様であり、同じプログラム番組の音声の1以上のTSパケットは、同じPIDを有し、同じプログラム番組のその他のデータの1以上のTSパケットは、同じPIDを有する。TSパケットのヘッダ部の後には、映像、音声、またはその他のデータ、あるいはアダプテーションフィールドがある。アダプテーションフィールドには、多重化の際の補助情報が存在する。

【0009】

図7は、複数のプログラム番組を同時に多重して伝送する際の各ストリームのPIDの関係を示した図である。

【0010】

各プログラム番組毎に決まっている映像、音声等のストリームのPIDは、PMTと呼ばれるテーブルに書かれている。PMTには、一本のプログラム番組についての情報が書かれており、一本のTSの中には、プログラム番組分のPMTが存在する。

【0011】

さらに、各プログラム番組のPMTのPIDが書かれているテーブルをPATと呼ぶ。PATは、一本のTS中に一系統のみ存在する。なお、PATのPIDは、"0x0000" (16進数) に決められている。

【0012】

図8は、受信側でこれらのPAT、PMTを用いて、複数のプログラム番組から好みのプログラム番組の映像、音声等のストリームを再生する手順を示したフローチャートである。

【0013】

最初に、入力されたTSからPID=0x0000であるPATのTSパケッ

トを検出する（ステップS1）。PATには、複数のプログラム番組のPMTのPIDが書かれている。

【0014】

PATのTSパケットを検出したら、そのPATから希望するプログラム番組に対応するPMTのPIDを抽出する（ステップS2）。希望するプログラム番組に対応するPMTのTSパケットを検出したら（ステップS3）、そのPMTから希望したプログラム番組に含まれる映像、音声等のストリームのPIDを抽出する（ステップS4）。

【0015】

ここで抽出した映像、音声等のストリームのPIDを用いて、受信データの中から、該当するPIDを持つTSパケットを検出して、順次各復号器に送り（ステップS5）、映像、音声等のデータを復号することにより、希望のプログラム番組を再生することができる。

【0016】

以上、説明したように、MPEG2-TS方式では、複数のプログラム番組を一本のストリームに多重して伝送することが可能なフォーマットになっている（例えば、非特許文献1参照）。

【0017】

次に、図面を参照しながらMPEG2-TS多重化装置について説明する。

【0018】

図9は、従来のMPEG2-TS多重化装置のブロック図である。図9において、801はチャンネルバッファ、802は第1のアドレス制御手段、803はローカルCPU、804は出力バッファ、805は第2のアドレス制御手段である。

【0019】

チャンネルバッファ801では、入力される複数チャンネルのMPEG2-TSパケット列（デジタルデータ）を受信する。第1のアドレス制御手段802では、パケット列を受信する際に、各チャンネル毎にチャンネルバッファ801のメモリのアドレスを生成して、当該パケット列をチャンネル別に、チャンネル

バッファ 8 0 1 のメモリに格納する。

【 0 0 2 0 】

ローカル CPU 8 0 3 では、多重化に伴う、時間軸情報、PID の書き換えを行い、多重化出力順を決定する。多重化出力順に従い、第 1 のアドレス制御手段 8 0 2 では、入力した複数チャンネルの packets 列を一本の MPEG 2 - TS に多重された packets 列となるように、チャンネルバッファ 8 0 1 のメモリから順に読み出し、出力バッファ 8 0 4 へ転送する。さらに、第 1 のアドレス制御手段 8 0 2 は、チャンネルバッファ 8 0 1 から packets 列を読み出すと同時に、第 2 のアドレス制御手段 8 0 5 へ、チャンネルバッファ 8 0 1 から読み出した packets 列の有効区間を示すデータエナブル信号 (DATA EN) を送出する。

【 0 0 2 1 】

データエナブル信号を受信した第 2 のアドレス制御手段 8 0 5 では、直ちに出力バッファ 8 0 4 のメモリアドレスを生成して、チャンネルバッファ 8 0 1 から転送されてくる packets 列を出力バッファ 8 0 4 のメモリへ格納する。出力バッファ 8 0 4 への packets 列の入力が正常に行われている間、第 2 のアドレス制御手段 8 0 5 は、入力可能な状態であることを示すレディ信号 (READY) を第 1 のアドレス制御手段 8 0 2 へ送信する。

【 0 0 2 2 】

レディ信号を受信した第 1 のアドレス制御手段 8 0 2 は、チャンネルバッファ 8 0 1 から出力バッファ 8 0 4 への packets 列の転送が正常に行われていることを知る。

【 0 0 2 3 】

また、第 2 のアドレス制御手段 8 0 5 では、出力バッファ 8 0 4 のメモリに格納された、一本の MPEG 2 - TS に多重された packets 列を固定レートで出力する。

【 0 0 2 4 】

通常、一本に多重化された MPEG 2 - TS の packets 列は、伝送路の規格に準拠した伝送レート (あらかじめ定められた固定レート) で出力する必要がある。しかしながら、データ多重化装置内部の動作周波数が、出力の伝送レートと同

期していることは無く、そのためのクロックのジッタ吸収が必要である。出力バッファ804は、データ多重化装置内部の動作周波数と、出力の伝送レートとのジッタ吸収をする役割を持っている。

【0025】

上記、複数チャンネルのMPEG2-TSパケット列を受信するチャンネルバッファ用メモリ、及び出力バッファ用メモリとしては、記憶容量が大きく、高速転送できることが要求される。

【0026】

これらのメモリにスタティックラム（以下、SRAMと記す）を用いた場合は、高速転送可能であるが、記憶容量が少ないという問題がある。また、ダイナミックラム（以下、DRAMと記す）を用いた場合は、記憶容量は大きい、高速転送できないという問題がある。

【0027】

それに対し、シンクロナスダイナミックラム（以下、SDRAMと記す）を用いた場合、記憶容量も大きく、高速転送が可能であるため、最近では、高速書き込み、高速読み出しを行う各種装置のメモリとして、SDRAMが用いられている。

【0028】

図10は、SDRAMの構成図である。ここでは一例として、16Mビット（512Kワード×16ビット×2バンク）のSDRAMの動作について説明する。

【0029】

このSDRAMは、512Kのワード長を持ち、入出力のデータバス幅は16ビットで、A及びBの2つのバンクを持っている。行アドレスは11ビット（2048行）、列アドレスは8ビット（256列）であり、1つのバンクに対し、512Kのワード長を持つ。

【0030】

データバス幅が32ビットの場合は、この16ビット幅のSDRAMを2個並列に接続して使用する。

【0031】

図11は、SDRAMのリード（読み出し）タイミングチャートである。図11のCS、RAS、CAS、WEの各信号は、Lowアクティブである。

【0032】

クロック（CLK）信号は、SDRAMへのデータ書き込み、及び読み出し時の同期クロックである。また、SDRAMからデータの読み出しを行う際は、ライト・イネーブル（WE）信号は、Highのままである。

【0033】

読み出しを行う際は、まず最初に、SDRAMのチップセレクト（CS）信号をアクティブにする。

【0034】

次に、バンク及び行アドレスを指定するアクティブコマンドを発行する。一般に、SDRAMは複数のアドレス設定方式を適用可能であるが、特に高速読み出しを行う場合は、図11に示す様に、バンクと行アドレス（Rowアドレス）を初期設定し、その後、1クロックごとに、列アドレス（Columnアドレス）が自動的に1つずつ繰り上がるアドレス設定方式を採用する。このようにSDRAMでは、指定したバンクの行アドレスにおいて連続する列アドレスデータは、クロックに同期して連続して、高速読み出しが可能である。なお、連続してリードできるバースト長は、列アドレスが8ビット（256列）の場合、最大256ワードである。

【0035】

1行分のデータを読み終えるまで、行アドレスは一定に保たれる。このアドレス設定方式は、行アドレスと列アドレスをランダムに設定する方式よりも、高速読み出しが可能である。

【0036】

チップセレクト（CS）信号をアクティブにした後、バンクと行アドレスを設定する。アドレス信号（ADD[11:0]）にバンクと行アドレスデータを同時に設定し、ロウ・アドレス・ストロブ（RAS）信号をアクティブにして、SDRAM内部にバンクと行アドレスを取り込む。次に、アドレス信号（ADD

[11:0]) に列アドレスデータを設定し、コラム・アドレス・ストロブ (CAS) 信号をアクティブにして、SDRAM 内部に列アドレスの初期値を取り込む。列アドレスは 256 列しかないため、アドレス信号の上位 4 ビットは無視される。

【0037】

コラム・アドレス・ストロブ (CAS) 信号は、SDRAM からデータを読み出している間、アクティブ状態に保たれる。コラム・アドレス・ストロブ (CAS) 信号がアクティブ状態の間、1 クロックごとに (クロックに同期して)、列アドレスが 1 つずつインクリメントされる (繰り上がる)。

【0038】

以上のアドレス制御により、バンク、行アドレス、及び列アドレスによって指定されるアドレスに格納されているデータが、SDRAM のデータ信号 (DATA [31:0]) から出力される。

【0039】

ただし、列アドレスを設定した直後にデータが出力されるわけではなく、CAS レーテンシが経過してからデータが出力される。通常、CAS レーテンシは、2 クロックか 3 クロックである。すなわち、SDRAM からデータを読み出す場合、アクティブコマンドの設定、列アドレスの設定、CAS レーテンシがあるため、チップセレクト (CS) 信号をアクティブにしてから最初のデータが出力されるまで、最小でも 4 クロック程度必要となる。

【0040】

1 行分のデータの読み出しが完了し、続いて次の行をリードする場合には、バンク及び行アドレスを指定するアクティブコマンドを再度、発行し、上記のプロセスを繰り返す必要がある。

【0041】

図 12 は、SDRAM のライト (書き込み) タイミングチャートである。図 12 の CS、RAS、CAS、WE の各信号は、Low アクティブである。

【0042】

クロック (CLK) 信号は、SDRAM へのデータ書き込み、及び読み出し時

の同期クロックである。

【0 0 4 3】

書き込み行う際は、まず最初に、SDRAMのチップセレクト（CS）信号をアクティブにする。

【0 0 4 4】

次に、バンク及び行アドレスを指定するアクティブコマンドを発行する。一般に、SDRAMは複数のアドレス設定方式を適用可能であるが、特に高速書き込みを行う場合は、図12に示す様に、バンクと行アドレス（Rowアドレス）を初期設定し、その後、1クロックごとに、列アドレス（Columnアドレス）が自動的に1つずつ繰り上がるアドレス設定方式を採用する。このようにSDRAMでは、指定したバンクの行アドレスにおいて連続する列アドレスデータは、クロックに同期して連続して、高速書き込みが可能である。なお、連続してライトできるバースト長は、列アドレスが8ビット（256列）の場合、最大256ワードである。

【0 0 4 5】

1行分のデータを書き終えるまで、行アドレスは一定に保たれる。このアドレス設定方式は、行アドレスと列アドレスをランダムに設定する方式よりも、高速書き込みが可能である。

【0 0 4 6】

チップセレクト（CS）信号をアクティブにした後、バンクと行アドレスを設定する。アドレス信号（ADD[11:0]）にバンクと行アドレスデータを同時に設定し、ロウ・アドレス・ストロープ（RAS）信号をアクティブにして、SDRAM内部にバンクと行アドレスを取り込む。次に、アドレス信号（ADD[11:0]）に列アドレスデータを設定し、コラム・アドレス・ストロープ（CAS）信号をアクティブにして、SDRAM内部に列アドレスの初期値を取り込む。列アドレスは256列しかないため、アドレス信号の上位4ビットは無視される。

【0 0 4 7】

コラム・アドレス・ストロープ（CAS）信号は、SDRAMへデータの書き

込みをしている間、アクティブ状態に保たれる。コラム・アドレス・ストロープ（C A S）信号がアクティブ状態の間、1クロックごとに（クロックに同期して）、列アドレスが1つずつインクリメントされる（繰り上がる）。

【0 0 4 8】

また、コラム・アドレス・ストロープ（C A S）信号をアクティブにすると同時に、ライト・イネーブル（W E）信号をアクティブにする。

【0 0 4 9】

以上のアドレス制御により、ライト・イネーブル（W E）信号がアクティブ状態の時、バンク、行アドレス、及び列アドレスによって指定されるアドレスに、S D R A M のデータ信号（D A T A [3 1 : 0] ）へ入力されるデータが書き込まれる。

【0 0 5 0】

ライトの場合はリードの場合と違って、C A S レーテンシに関係無く、列アドレスを設定すると同時にデータが書き込まれる。すなわち、S D R A M へデータを書き込む場合、チップセレクト（C S）信号をアクティブにしてから最初のデータを書き込むまでに、アクティブコマンドの設定、列アドレスの設定で2クロックとなる。

【0 0 5 1】

1行分のデータの書き込みが完了し、続いて次の行へライトする場合には、バンク及び行アドレスを指定するアクティブコマンドを再度、発行し、上記のプロセスを繰り返す必要がある。

【0 0 5 2】

以下、図9の説明に戻る。

【0 0 5 3】

ローカル C P U 8 0 3 では、通常、多重化順序の決定を一定時間単位（T）で行う。従来例では、 $T = 100\text{ms}$ 単位で多重化処理を行う場合を想定する。また、一本に多重化された M P E G 2 - T S のパケット列は、伝送路の規格に準拠した伝送レート（あらかじめ定められた固定レート）で出力される。従来例では、出力伝送レートを 38.1Mbps とする。また、データ多重化装置内部の動

作周波数は、30MHzとする。

【0054】

ローカルCPU803が100ms単位で多重化処理を行う際に、時間軸情報、PIDの書き換えを行うが、その時、チャンネルバッファ801のメモリに格納されたパケット列は、ローカルCPU803により読み書きされる。そのため、ローカルCPU803が多重化処理を行う100ms分のパケット列は、あらかじめチャンネルバッファ801に格納されている必要がある。

【0055】

すなわち、チャンネルバッファ801にパケット列が入力されてから、ローカルCPU803が多重化処理を行うまでに、最低100msの遅延が生じる。

【0056】

第2のアドレス制御手段805では、出力バッファ804のメモリに格納された、一本のMP EG 2-TSに多重されたパケット列を固定レート(38.1Mbps)で出力する。この伝送路規格に準拠した出力レートとデータ多重化装置内部の動作周波数(30MHz)は同期していないため、クロックのジッタ吸収のための出力バッファ804が必要である。

【0057】

ローカルCPU803での多重化処理単位が100msであるため、出力バッファ804がアンダーフロー、オーバーフローしないためにも、出力バッファ804には最低100ms分以上のパケット列を格納しておく必要がある。通常、出力バッファ804では、 $100\text{ms} + \alpha$ から $200\text{ms} + \alpha$ の間でバッファ制御される。

【0058】

すなわち、出力バッファ804では、100msから200ms以上の遅延が生じる。

【0059】

上記の通り、データ多重化装置全体でのパケット列の遅延は、ローカルCPU803での多重化処理100ms分と、出力バッファ804での100msから200ms分を合計して、約200msから300msとなる。

【 0 0 6 0 】**【非特許文献 1】**

ISO/IEC 13818-1, "Information Technology - Generic Coding of Moving Pictures and Associated Audio : Part 1 - Systems", Nov.1994

【 0 0 6 1 】**【発明が解決しようとする課題】**

しかし、以上の様にデータ入力とデータ多重化処理用にチャンネルバッファを用い、さらに、一本に多重化されたパケット列を伝送路の規格に準拠した伝送レートで出力するために出力バッファを用いた構成にした場合、データ多重化装置内部でのパケット列の遅延が 3 0 0 m s 程度かかってしまうという問題があった。

【 0 0 6 2 】

映像信号や音声信号をオンデマンドで視聴する場合は、視聴を開始する時に 3 0 0 m s 程度の遅延が生じるだけなので問題はないが、プライベートデータ信号に関しては、データの送受信を行う度に、3 0 0 m s の遅延が生じてしまうため問題となる。

【 0 0 6 3 】

特に、例えば、プライベートデータ信号内にインタラクティブにページ単位の呼び出しを行うインターネット情報を含む I P パケット列を格納してデータ配信を行う場合、データの送受信毎（ユーザのインタラクション毎）に 3 0 0 m s の遅延が生じていては問題である。そのため、データ多重化装置でのプライベートデータ信号の遅延は、数十 m s 以内に収めることが望ましい。

【 0 0 6 4 】

本発明は、上記問題点を解決し、入力された複数チャンネルのパケット列を多重化処理して多重パケット列を生成し出力する際に、プライベートデータ信号のパケット列のデータ多重化装置内部での遅延を数十 m s に抑えることができるデータ多重化方法及びデータ多重化装置等を提供することを目的とする。

【 0 0 6 5 】**【課題を解決するための手段】**

上記問題点を解決するために、本発明の第一のデータ多重化方法は、1チャンネル以上の第一の packets 列と、第二の packets 列を多重化するデータ多重化方法であって、1チャンネル以上の第一の packets 列を多重化して生じた N U L L packets を、第二の packets 列を構成する packets に入れ替えて出力するデータ多重化方法であり、かかるデータ多重化方法により、第二の packets 列の遅延を数十 m s に抑えることができる。

【0066】

また、本発明の第二のデータ多重化方法は、複数チャンネルの packets 列をチャンネル単位で格納するメモリと、複数チャンネルの packets 列を多重して多重 packets 列を生成するための packets 列の多重化順序をあらかじめ定めた時間単位で生成するステップと、生成された packets 列の多重化順序を格納するメモリと、多重化順序を格納するメモリにおいて packets 列の格納状態を示すフラグを生成するステップと、多重化順序を格納するメモリにおける packets 列の格納状態を示すフラグにより、あらかじめ定めた時間単位で多重化を行う packets 列の総数を制御するステップと、packets 列の出力総数を設定するステップと、packets 列の出力開始アドレスを格納するメモリと、チャンネル単位で格納された packets 列より N U L L packets 列を検出するステップとを有し、チャンネル単位で格納されたメモリより packets 列を出力する際に、N U L L packets 列を検出するステップにより N U L L packets が検出された場合、packets 列の出力開始アドレスを格納するメモリに格納されたアドレスの示す packets 列に入れ替えて出力する様にしたものである。

【0067】

また、上記のデータ多重化方法を用いた、データ多重化装置や送信装置により、遅延が少なく、packets 列を送出できる。

【0068】

さらに、上記の送信装置から送信されたストリームを受信し、出力する受信装置により、遅延が少なく、データを出力できる。

【0069】

【発明の実施の形態】

以下、本発明の実施の形態について図面を用いて詳細に説明する。

【0070】

(実施の形態)

【0071】

図1は、本発明の実施の形態におけるデータ多重化装置1を説明するための装置のブロック図である。

【0072】

本実施形態のデータ多重化装置1は、複数チャンネルのMPEG2-TSパケット列を受信し、1本の多重化されたMPEG2-TSパケット列を出力するものである。

【0073】

図1において、101はチャンネルバッファ、102はアドレス制御手段、103はパケット列多重化順序生成手段、104はパケット列多重化順序格納手段、105はパケット列多重化順序格納状態フラグ生成手段、106はパケット列多重化総数制御手段、107はパケット列出力手段、108はローカルCPU、109はパケット列出力総数設定手段、110はパケット列出力開始アドレス格納手段、111はNULLパケット列検出手段、112はパケット列入れ替え手段である。

【0074】

本実施形態において、チャンネルバッファ101は、請求項に記載されたパケット列格納手段であることを示す。従って、本発明のパケット列格納手段が、チャンネルバッファ101に限定されることを意味しない。

【0075】

チャンネルバッファ101では、入力される複数チャンネルのMPEG2-TSパケット列（デジタルデータ）を受信し、チャンネル毎に格納する。本発明では、記憶容量が大きく、かつ高速転送が可能なSDRAMでチャンネルバッファ101を構成している。

【0076】

SDRAM等のDRAMは、一般的に、SRAMに較べてデジタルデータの

入力又は出力の際にアドレス設定に必要な時間が多いが、本発明の様に、複数チャンネルのデータを多重化するデータ多重化装置、又はデータ多重方法においては、高速大容量のメモリを必要とするため、特に、本発明の適用効果大きい。しかし、本発明の適用の対象はSDRAM、又はDRAMに限定されるものではなく、いかなるメモリを用いたデータ多重化装置にも適用可能である。

【0077】

又、請求項に記載した発明は、メモリそのものの遅延の有無を問題にしておらず、任意のメモリを使用するデータ多重化装置、又はデータ多重化方法等について適用可能である。

【0078】

パケット列多重化順序生成手段103では、入力された複数チャンネルのパケット列を、各チャンネル毎の伝送レートに応じて、多重して一本の多重パケット列を生成するためのパケット列の多重化順序を生成する。伝送レートに応じた多重化順序の生成とは、例えば、以下の処理を言う。まず、伝送レートを担保するために必要な単位時間あたりの送出パケット数を決定し、次に当該送出パケット数分のパケットを均等に送出するように、複数のパケットをスケジューリングして送出する。ただし、パケット列多重化順序生成手段103は、他のアルゴリズムで、伝送レートに応じてパケット列の多重化順序を生成しても良い。

【0079】

多重化処理は、通常、あらかじめ定めた時間単位(T)で行われる。本実施の形態では、 $T = 100\text{ms}$ 単位で多重化処理を行う場合を想定する。また、一本に多重化されたMPEG2-TSのパケット列は、伝送路の規格に準拠した伝送レート(あらかじめ定められた固定レート)で出力される。本実施の形態では、出力伝送レートを 38.1Mbps とする。

【0080】

また、データ多重化装置内部の動作周波数は、 30MHz とする。パケット列多重化順序生成手段103は、 30MHz のクロックに同期して多重化順序を生成する。

【0081】

図2は、本発明の実施の形態例を示すパケット列多重化順序格納手段104を説明するための概念図である。

【0082】

パケット列多重化順序格納手段104では、パケット列多重化順序生成手段103により生成されたパケット列の多重化順序を格納する。パケット列多重化順序格納手段104は、パケット列を蓄積する動作を行うソフトウェアまたは／およびハードウェアと、メモリで構成される。チャンネルバッファ101に格納されている複数チャンネルのMPEG2-TSパケット列の多重化順序を生成し格納する際には、MPEG2-TSのパケット（1パケット＝188byte）を全て格納するのではなく、パケットが格納されているチャンネルバッファ101のパケットの先頭アドレス（32bit）のみ格納する。そうすることで、パケット列多重化順序格納手段104のメモリ容量を削減できる。上記の「パケット列の多重化順序を格納する」とは、複数チャンネルのMPEG2-TSパケットの先頭アドレス（32bit）を多重化の順序で格納することを言う。

【0083】

また、パケット列多重化順序格納手段104のメモリは、ある一定の大きさの容量を持たなければならない。本実施の形態では、多重化処理を $T=100\text{ms}$ 単位で行うため、最低でも100ms分のパケット列の多重化順序を格納しなければならない。出力伝送レートが38.1Mbpsなので、100ms分のデータ量は、3.81Mbit（＝476250byte）である。MPEG2-TSの1パケット当りの大きさは、188byteであるため、100ms分のパケット数は、約2534パケットとなる。

【0084】

しかし、パケット列多重化順序格納手段104のメモリ容量を100ms分（2534パケット分）にしてしまうと、データ多重化装置の動作クロック30MHzと出力伝送レート38.1Mbpsが非同期であるため、パケット列多重化順序格納手段104のメモリがオーバーフロー、又はアンダーフローを起こしてしまい、多重化処理が破綻してしまう。

【0085】

そこで、パケット列多重化順序格納手段104のメモリは、 $100\text{ms} + \alpha$ から $200\text{ms} + \alpha$ の間でバッファ制御されるのが望ましい。すなわち、パケット列多重化順序格納手段104のメモリの容量は、 300ms 分程度必要である。本実施形態では、メモリの容量を8192パケット分（約 323ms 分）とする。すなわち、1パケット分に必要な容量は 32bit なので、メモリの総容量は 256Kbit となる。なお、本メモリは、SDRAM、DRAM、SRAM等、どのメモリで実現しても構わない。

【0086】

図2では、3本のチャンネルのデータを多重化する際の、パケット列多重化順序格納手段104の様子を示している。チャンネルAは、 1.5Mbps のデータ、チャンネルBは、 3Mbps のデータ、チャンネルCは、 4Mbps のデータである。パケット列多重化順序格納手段104は、8192パケット分の先頭アドレス（1パケット当り、 32bit ）を格納できる。

【0087】

多重化処理単位 $T = 100\text{ms}$ で多重化すべきパケットの総数は、伝送レート 38.1Mbps で約2534パケットである。チャンネルAは 1.5Mbps であるので、 100ms で100パケットを多重処理する。チャンネルBは 3Mbps であるので、 100ms で200パケットを多重処理する。チャンネルCは 4Mbps であるので、 100ms で266パケットを多重処理する。 100ms で多重するパケットの総数は2534パケットなので、残りの1968パケットは、NULLパケット（無効パケット）を多重してトータル2534パケットとする。

【0088】

それぞれのチャンネルのパケットの多重位置は、例えば、パケット列多重化順序生成手段104により出現間隔が均等になるように多重される。チャンネルAは、2534パケット中、100パケットが存在するので、パケット列多重化順序格納手段において、約25パケット毎に出現する。同様に、チャンネルBは、約13パケット毎に出現する。同様にチャンネルCは、約10パケット毎に出現する。なお、パケットの多重位置について、パケットが均等に出現することは必

須ではない。

【0089】

以下、図1の説明に戻る。

【0090】

パケット列多重化順序格納状態フラグ生成手段105では、パケット列多重化順序格納手段104においてパケット列の格納状態を示すフラグを生成する。上述した通り、パケット列多重化順序格納手段104のメモリは、 $100\text{ms} + \alpha$ から $200\text{ms} + \alpha$ の間でバッファ制御されるのが望ましい。よって、本実施形態では、図2に示す通り、 $100\text{ms} + \alpha$ の位置に、Almost Empty フラグを設定する。さらに、 $200\text{ms} + \alpha$ の位置に、Almost Full フラグを設定する。 100ms 分が約2534パケットなので、Almost Empty フラグは、2560パケット分の位置に設定する。また、Almost Full フラグ5120パケット分の位置に設定する。なお、Almost Empty フラグとAlmost Full フラグはパケット列の格納状態を示すフラグであり、Almost Empty フラグは、バッファに十分空き領域が存在することを示すフラグである。また、Almost Full フラグは、バッファに余裕がなくなっていることを示すフラグである。

【0091】

パケット列多重化総数制御手段106では、パケット列多重化順序格納状態フラグ生成手段105により生成されたパケット列の格納状態を示すフラグにより、あらかじめ定めた時間単位 ($T = 100\text{ms}$) で多重化を行うパケット列の総数を制御する。

【0092】

本実施形態では、 100ms 分のパケット数は、約2534パケットであるため、通常、 100ms で多重化するパケットの総数は、2534パケットとなる。しかし、上述した通り、毎回、2534パケット分のパケット列を生成していると、データ多重化装置の動作クロック30MHzと出力伝送レート38.1Mbpsが非同期であるため、パケット列多重化順序格納手段104のメモリが、いつかオーバーフロー、又はアンダーフローを起こしてしまい、多重化処理が破

綻してしまう。

【0093】

そこで、パケット列多重化順序格納状態フラグ生成手段105により生成されたAlmost Emptyフラグ、及びAlmost Fullフラグを用いてバッファ制御を行う。パケット列多重化総数制御手段106では、100ms単位で多重化するパケット列の総数を決定する。総数を決定する際に、パケット列多重化順序格納状態フラグ生成手段105により生成したフラグを参照し、Almost Emptyフラグがイネーブルであれば、前の100msでのパケット列の総数から一定の数だけパケット列の数を増やして、次の100msのパケット列の総数とする。Almost Fullフラグがイネーブルであれば、前の100msでのパケット列の総数から一定の数だけパケット列の数を減らして、次の100msのパケット列の総数とする。

【0094】

例えば、前回の100msのパケット列の総数が、2534パケットであって、Almost Emptyフラグがイネーブルであれば、次の100msのパケット列の総数を、前回より1パケット増やして、2535パケットとする。

【0095】

逆に、前回の100msのパケット列の総数が、2534パケットであって、Almost Fullフラグがイネーブルであれば、次の100msのパケット列の総数を、前回より1パケット減らして、2533パケットとする。

【0096】

以上の様に、パケット列多重化総数制御手段106で求められた次の100msのパケット列の総数に従い、パケット列多重化順序生成手段103では、次の100msの多重化順序を生成する。なお、上記のパケット列の総数を決定するアルゴリズムは一例であり、メモリがオーバーフロー又は、アンダーフローしないようにパケット列の総数を決定するアルゴリズムであれば何でも良い。

【0097】

パケット列出力手段107では、パケット列多重化順序格納手段104に格納された一本に多重されたパケット列を、伝送路の規格に準拠した伝送レート（固

定レート = 3 8 . 1 M b p s) で出力する。パケット列多重化順序格納手段 1 0 4 には、M P E G 2 - T S パケット (1 8 8 b y t e) の先頭アドレス (3 2 b i t) が格納されている。パケット列出力手段 1 0 7 では、このアドレスに従い、順番にチャンネルバッファ 1 0 1 からパケット列を取り出して、伝送レート 3 8 . 1 M b p s に従って伝送路へデータ出力を行う。

【 0 0 9 8 】

ローカル C P U 1 0 8 では、多重化に伴う、時間軸情報、P I D の書き換えをチャンネルバッファ 1 1 のメモリ上で行う。

【 0 0 9 9 】

アドレス制御手段 1 0 2 では、チャンネルバッファ 1 0 1 のアドレス制御を行う。データ多重化装置にデータを入力する際には、チャンネルバッファ 1 0 1 に入力できるだけの空き領域がないと入力できない。なぜならば、空き領域が無いと、すでに入力されているデータの上に次の入力データを上書きしてしまうからである。すなわち、チャンネルバッファ 1 0 1 の各チャンネルの空き状態を監視しながら、データを多重化装置へデータを入力しなければいけない。

【 0 1 0 0 】

すなわち、データ多重化装置への複数チャンネルのデータの inputs は、一定の伝送レート (垂れ流し状態) で入力できない。チャンネルバッファ 1 0 1 に蓄積されているデータが、多重化処理されてデータ多重化装置から出力されていなければ、チャンネルバッファ 1 0 1 に空き領域ができていないため、次のデータを inputs できないからである。

【 0 1 0 1 】

よって、本実施形態のデータ多重化装置では、チャンネルバッファ 1 0 1 に空き領域ができてから、次のデータの inputs を行う構成となっている。本実施例では、ブロック単位でデータ多重化装置へのデータ inputs を行う。1 ブロックのサイズは、1 2 8 K b y t e とする。すなわち、アドレス制御手段 1 0 2 では、多重化処理済みのブロックを一定時間の間、次に inputs されるパケット列で上書きされないように、チャンネルバッファ 1 0 1 のアドレスを制御する。

【 0 1 0 2 】

図3は、本発明の実施の形態例を示すチャンネルバッファを説明するための概念図である。

【0103】

図3は、チャンネルバッファ101内にある複数チャンネルのバッファの内、1チャンネル分のバッファの構成を示している。本実施形態では、128Kbyteのブロック単位でチャンネルバッファへデータ入力を行う。1つのチャンネルに対して、8つのブロックを持っており、3つの状態に分けることができる。1つ目は、データ入力中のブロックである。2つ目は、多重化処理中のブロックである。3つ目は、伝送路へ固定レート=38.1Mbpsで出力中のブロックである。

【0104】

データ入力中のブロックに関しては、100ms単位で1ブロック以上は発生しない。1ブロックのサイズは128Kbyte (=1Mbit) なので、本実施例のデータ多重化装置では、1チャンネル当りのデータのレートは、最大10MbpsのMPEG2-TSまで対応可能である。なお、1ブロック当り(128Kbyte)に入っているデータ量は、データ入力が100ms単位で1ブロック以下なので、最低でも100ms分以上のデータ量となる。

【0105】

多重化処理中のブロックに関しては、100ms単位での多重化処理なので、最低でも1ブロック分あれば良い。本実施形態では、3ブロック分確保する。

【0106】

伝送路へ固定レート=38.1Mbpsで出力中のブロックに関しては、本実施形態では、最低でも4ブロック分必要である。パケット列多重化順序格納手段104に格納されるパケット列は、ジッタ吸収のためパケット列多重化順序格納状態フラグ生成手段105により生成されたフラグを用いて、格納しているパケット列の数を制御している。

【0107】

パケット列多重化順序格納手段104に格納できる最大のパケット数は、8192パケット(約323ms分)なので、多重化処理後、伝送路へデータが出力

されるまで、最大 3 2 3 m s にかかることになる。すなわち、チャンネルバッファ 1 0 1 では、多重化処理後、最大 3 2 3 m s 分のデータを、保持しておかなければならない。1 ブロックで 1 0 0 m s 分以上のデータ量であるので、4 ブロック分のデータを保持しておく必要がある。そうすることで、多重化処理済みのブロックを、次に入力されるパケット列で上書きされることが無くなる。

【0 1 0 8】

以上の様に、データ多重化装置内部では、パケット列の多重化処理に伴い、パケット列がチャンネルバッファ 1 0 1 に入力されてから、多重処理され、出力されるまでに遅延が生じている。

【0 1 0 9】

本実施例では、多重化処理単位が 1 0 0 m s なので、多重化処理で最低 1 0 0 m s の遅延が生じ、かつジッタ吸収のためパケット列多重化順序格納手段 1 0 4 において 1 0 0 m s から 2 0 0 m s 程度の遅延が生じる。つまり、多重化装置内部では、3 0 0 m s 程度の遅延が生じることになる。

【0 1 1 0】

映像信号や音声信号をオンデマンドで視聴する場合は、視聴を開始する時に 3 0 0 m s 程度の遅延が生じるだけなので問題はないが、プライベートデータ信号に関しては、データの送受信を行う度に、3 0 0 m s の遅延が生じてしまうため問題となる。

【0 1 1 1】

特に、プライベートデータ信号内にインターネット情報を含む I P パケット列を格納してデータ配信を行う場合、データの送受信毎（ユーザのインタラクション毎）に 3 0 0 m s の遅延が生じていては問題である。そのため、データ多重化装置でのプライベートデータ信号の遅延は、数十 m s 以内に収めることが望ましい。

【0 1 1 2】

そこで本実施形態では、映像信号や音声信号のパケット列とは別の多重化処理方法で、プライベートデータパケット列の多重化処理を行う。

【0 1 1 3】

プライベートデータの packets 列は、映像信号や音声信号と違い、時間軸情報の書き換え等が不要である。すなわち、映像信号や音声信号で発生していた多重化処理単位 1 0 0 m s の遅延をなくすることができる。

【0 1 1 4】

また、時間軸情報が不要なため、一本に多重化処理される packets 列のどこにプライベートデータ packets 列が多重化されても構わない。

【0 1 1 5】

通常、一本に多重化処理される packets 列には出力伝送レートを保つために、映像、音声 packets 列以外に N U L L packets 列が挿入してある。N U L L packets 列は、伝送レートを保つために挿入されているだけであって、受信側で映像、音声をデコードして視聴する時には捨てられる。

【0 1 1 6】

すなわち、N U L L packets 列が挿入されているところにプライベートデータの packets 列を入れ替えて出力伝送することが可能である。

【0 1 1 7】

上記理由により、データ多重化装置に入力されたプライベートデータの packets 列は、チャンネルバッファ 1 0 1 に入力後、直ちに出力処理され、データ多重化装置の出力部で N U L L packets 列と入れ替えて出力されれば、映像 packets 列や音声 packets 列とは異なり、データ多重化装置内部での遅延を限りなく小さくできる。

【0 1 1 8】

以下、図 1 に戻り、プライベートデータの packets 列の多重化処理方法を説明する。

【0 1 1 9】

packets 列出力総数設定手段 1 0 9 では、チャンネルバッファ 1 0 1 に入力されたプライベートデータの packets 列を 1 ブロック分まとめて出力できるように、1 ブロック内に含まれる packets 数の総数を設定する。

【0 1 2 0】

本実施形態では、1 ブロック = 1 2 8 K b y t e なので、ブロックのヘッダ情

報 (224 byte) を除くと、1 ブロック当り最大 696 個のプライベートデータの TS パケットが格納されている。すなわち、パケット列出力総数設定手段 109 では、最大 696 まで出力パケット数を設定できる。パケット列出力総数設定手段 109 で設定されたパケット数の単位でプライベートデータの多重出力処理が行われる。

【0121】

パケット列出力開始アドレス格納手段 110 では、プライベートデータを 1 ブロック分まとめて出力するために、ブロック内の先頭パケット列の先頭アドレスを格納する。格納されたアドレスから順番に、パケット列出力総数設定手段 109 で設定されたパケット数だけプライベートデータパケット列が多重出力処理される。

【0122】

多重出力処理を開始する際のトリガ条件は、パケット列出力開始アドレス格納手段 110 に先頭アドレスが書き込まれたことである。先頭アドレスが書き込まれたら、通常、直ちにプライベートデータのパケット列の多重出力処理が開始される。

【0123】

NUL L パケット列検出手段 111 では、パケット列多重化順序格納手段 104 に格納されたパケット列がパケット列出力手段 107 により出力される際に、NUL L パケット列であるかどうかを検出する。

【0124】

TS パケットには、パケット列を識別する 13 bit の P I D が付いており、NUL L パケット列については P I D = 0 x 1 F F F と定められている。パケット列出力手段 107 によりパケット列が出力される際に、各パケット列の P I D 値を 0 x 1 F F F と比較することで NUL L パケット列を検出することができる。

【0125】

図 4 は、本発明の実施の形態例を示すパケット列入れ替え手段 112 を説明するための概念図である。

【0 1 2 6】

図4では、4本のチャンネルのデータを多重化する際の、パケット列多重化処理の様子を示している。チャンネルAは、1.5 Mb p sの映像音声データ、チャンネルBは、3 Mb p sの映像音声データ、チャンネルCは、4 Mb p sの映像音声データ、もう1チャンネルはプライベートデータである。パケット列多重化順序格納手段104は、8192パケット分の先頭アドレス（1パケット当り、32 b i t）を格納できる。

【0 1 2 7】

多重化処理単位 $T = 100\text{ ms}$ で多重化すべきパケットの総数は、伝送レート 38.1 Mb p s で約 2534 パケットである。チャンネルAは1.5 Mb p s であるので、100 ms で100パケットを多重処理する。チャンネルBは3 Mb p s であるので、100 ms で200パケットを多重処理する。チャンネルCは4 Mb p s であるので、100 ms で266パケットを多重処理する。100 ms で多重するパケットの総数は2534パケットなので、通常、残りの1968パケットは、N U L Lパケット（無効パケット）を多重してトータル2534パケットとする。

【0 1 2 8】

それぞれのチャンネルのパケットの多重位置は、パケット列多重化順序生成手段103により出現間隔が均等になるように多重される。チャンネルAは、2534パケット中、100パケットが存在するので、パケット列多重化順序格納手段104において、約25パケット毎に出現する。同様に、チャンネルBは、約13パケット毎に出現する。同様にチャンネルCは、約10パケット毎に出現する。それ以外の多重位置には、N U L Lパケット列が多重される。なお、上記のチャンネルのパケットの多重位置は、出現間隔が均等になるように多重されことは必須ではなく、他の多重化方法でも良い。

【0 1 2 9】

パケット列多重化順序格納手段104に格納されたパケット列がデータ多重化装置より出力伝送される前に、パケット列入れ替え手段112では、N U L Lパケット列検出手段111において検出されたN U L Lパケットの多重位置にプラ

プライベートデータの packets 列を入れ替えて出力伝送する。N U L L packets 列の検出は、P I D 値を 0 x 1 F F F と比較することで検出できる。

【0 1 3 0】

packets 列出力開始アドレス格納手段 1 1 0 にプライベートデータ packets 列の先頭アドレスが書き込まれたら、直ちに packets 列入れ替え手段 1 1 2 で N U L L packets 列とプライベートデータ packets 列の入れ替え処理が開始される。N U L L packets 列と入れ替えを行うプライベートデータの packets 列の総数は、packets 列出力総数設定手段 1 0 9 に設定されている。

【0 1 3 1】

N U L L packets 列と入れ替えを行ったプライベートデータ packets 列の合計数が、packets 列出力総数設定手段 1 0 9 に設定された値と一致したら、当該ブロックに含まれるプライベートデータ packets 列の多重出力処理が完了したことになる。

【0 1 3 2】

続いて、次のブロックのプライベートデータ packets 列の多重出力処理に移行する。次のブロックのプライベートデータ packets 列も上記と同様の方法で多重出力処理が行われる。

【0 1 3 3】

以上の様に、本実施形態によれば、packets 列出力総数設定手段により、プライベートデータの packets 列を 1 ブロック分まとめて出力できるようにし、かつ packets 列出力開始アドレス格納手段により、先頭アドレスが書き込まれたら直ちにプライベートデータの packets 列の多重出力処理が開始されるようにし、かつ N U L L packets 列検出手段により、出力される packets 列が N U L L packets 列であるかどうかを検出するようにし、かつ packets 列入れ替え手段により、検出された N U L L packets 列の多重位置にプライベートデータの packets 列を入れ替えて出力伝送する様にしたので、データ多重化装置内部におけるプライベートデータ信号の packets 列の遅延を数十 m s に抑えることができる。

【0 1 3 4】

以上、実施の形態で説明したように、入力された複数チャンネルの packets 列

をチャンネルバッファに格納し多重化処理して多重パケット列を生成し出力する際に、入力された複数チャンネルのパケット列をチャンネルバッファに格納し多重化処理して多重パケット列を生成し出力する際に、あらかじめ定めた時間単位で多重化順序を生成し、かつ多重化順序を格納するメモリにおけるパケット列の格納状態を示すフラグにより、あらかじめ定めた時間単位で多重化を行うパケット列の総数を制御し、かつチャンネルバッファのアドレスは、あらかじめ定めたブロック単位で制御し、かつ多重化処理済みのブロックを一定時間の間、次に入力されるパケット列で上書きされないようにチャンネルバッファのアドレスを制御し、かつプライベートデータのパケット列を1ブロック分まとめて出力できるようにパケット列の総数を設定し、かつプライベートデータの先頭アドレスが書き込まれたら直ちにプライベートデータのパケット列の多重出力処理が開始されるようにし、かつ出力されるパケット列がN U L Lパケット列であるかどうかを検出するようにし、かつ検出されたN U L Lパケットの多重位置にプライベートデータのパケット列を入れ替えて出力伝送する様にしたので、出力バッファを使用せず、チャンネルバッファのみで、データの入力と多重化処理と伝送路の規格に準拠した伝送レートでの出力処理を行うことができ、かつデータ多重化装置内部におけるプライベートデータ信号のパケット列の遅延を数十m s に抑えることができる。

【0 1 3 5】

なお、本発明は、上記実施形態に限定されるものではなく、本発明の趣旨に基づいて種々の変形が可能であり、これらを本発明の範囲から排除するものではない。

【0 1 3 6】

本発明を適用可能なデータ多重化装置は、M P E G 2 - T S パケット列を多重化するデータ多重化装置に限らない。又、映像信号又は音声信号のデータ多重化装置にも限らない。本発明は、1つの記憶手段のみで、任意のデジタルデータを多重化し、伝送路の規格に準拠した伝送レート出力するデータ多重化装置又はデータ多重化方法に適用可能である。

【0 1 3 7】

特に、映像信号、音声信号、プライベートデータ信号、又はその他の連続するデジタルデータを多重化するデータ多重化装置、又はデータ多重化方法において有効である。これらのデータは、メモリの最大出力レート又は最大入力レートに近い高速大容量のデータ伝送が必要な場合が多く、データ伝送効率を出来る限り上げることが必要だからである。

【0 1 3 8】

又、データ伝送の最終端末である受信装置（例えば、テレビやステレオ装置）のバッファに蓄えられているデジタルデータが空になると、映像や音声途切れると言う不都合を生じるため、当該最終端末において、時間軸上の信号の連続性を維持することが求められる。従って、一定以上のデータ伝送の遅延が許されない。そのため、映像信号等のデータ多重化装置等におけるデータ伝送の遅延を出来るだけ小さくし、データ伝送効率の高いシステムを実現することが求められる。かかる点からも、映像信号、音声信号、プライベートデータ信号、又はその他のデジタルデータを多重化するデータ多重化装置又はデータ多重化方法に対して、本発明の適用効果が大きい。

【0 1 3 9】

また、本実施の形態において、NULLパケットに入れ替えられるパケットは、プライベートデータを構成するパケットであったが、他のパケットであっても良い。つまり、本実施の形態において、1チャンネル以上の第一のパケット列と、第二のパケット列を多重化するデータ多重化方法であって、1チャンネル以上の第一のパケット列を多重化して生じたNULLパケットに、前記第二のパケット列を構成するパケットを入れ替えて出力するデータ多重化方法、データ多重化装置等について説明した。なお、かかるデータ多重化方法等における第二のパケット列は、時間軸情報を有しない情報から構成されることが好適であることは、上述した通りである。

【0 1 4 0】

さらに、本実施の形態における処理は、ソフトウェアで実現しても良い。そして、このソフトウェアをソフトウェアダウンロード等により配布しても良い。また、このソフトウェアをCD-ROMなどの記録媒体に記録して流布しても良い。

。なお、このことは、本明細書における他の実施の形態においても該当する。なお、本実施の形態におけるデータ多重化方法を実現するソフトウェアは、以下のようなプログラムである。つまり、このプログラムは、コンピュータに、1チャンネル以上の第一の packets 列と、第二の packets 列を取得する packets 取得ステップと、1チャンネル以上の第一の packets 列を多重化する多重化ステップと、多重化ステップで多重化した packets 列から N U L L packets を検出するステップと、検出した N U L L packets を第二の packets 列を構成する packets に入れ替えて出力するステップを実行させるためのプログラム、である。

【0 1 4 1】

(実施の形態 2)

【0 1 4 2】

図 5 は、本発明の実施の形態における送受信システムを説明するためのブロック図である。本送受信システムは、サーバ装置 5 0 1、送信装置 5 0 2、受信装置 5 0 3 を有する。

【0 1 4 3】

サーバ装置 5 0 1 は、送信するコンテンツを格納しており、複数チャンネルのコンテンツを送信装置 5 0 2 に供給する。

【0 1 4 4】

送信装置 5 0 2 は、多重化装置 1 と送信手段 5 0 2 1 を有する。多重化装置 1 は、サーバ装置 5 0 1 からチャンネルごとのコンテンツを取得する。多重化装置 1 の詳細は、実施の形態 1 で説明したので、ここでの説明は省略する。

【0 1 4 5】

送信手段 5 0 2 1 は、多重化装置 1 の出力である多重化されたストリームを送信する。送信手段 5 0 2 1 は、放送手段で実現することが好適であるが、無線または有線の通信手段でも実現可能である。

【0 1 4 6】

受信装置 5 0 3 は、送信装置 5 0 2 から送信されるストリームを受信し、出力する。受信装置 5 0 3 は、受信手段 5 0 3 1、入力受付手段 5 0 3 2、packets 取得手段 5 0 3 3、出力手段 5 0 3 4 を有する。

【0 1 4 7】

受信手段 5 0 3 1 は、送信装置 5 0 2 からストリームを受信する。受信手段 5 0 3 1 は、放送を受信する手段で実現されることが好適であるが、無線または有線の通信手段でも実現可能である。

【0 1 4 8】

入力受付手段 5 0 3 2 は、ユーザからの入力（例えば、リモコン信号）を受け付ける。入力受付手段 5 0 3 2 は、例えば、赤外線受光部とリモコンのドライバーソフト等で実現され得る。

【0 1 4 9】

パケット取得手段 5 0 3 3 は、入力受付手段 5 0 3 2 が受け付けた入力にしたがって、受信手段 5 0 3 1 が受信したストリーム中のパケットを取得する。入力受付手段 5 0 3 2 がチャンネル「6」を示す信号を受け付けた場合に、パケット取得手段 5 0 3 3 は、チャンネル「6」に該当する番組に対応するパケットを取得する

【0 1 5 0】

出力手段 5 0 3 は、パケット取得手段 5 0 3 3 が取得したパケットを出力する。出力とは、通常、ディスプレイへの表示、およびスピーカーへの音出力をうが、外部の装置への送信等を含んでも良い。出力手段 5 0 3 は、ディスプレイやスピーカー等の出力デバイスを含むと考えるとも含まないと考えるとも良い。出力手段 5 0 3 は、出力デバイスのドライバーソフトまたは、出力デバイスのドライバーソフトと出力デバイス等で実現され得る。

【0 1 5 1】

本送受信システムにおいて、サーバ装置 5 0 1 のコンテンツは、送信装置 5 0 2 で多重化され、送信される。そして、受信装置 5 0 3 は、当該コンテンツを受信し、出力する。かかる場合、実施の形態 1 で述べたように、送信装置 5 0 2 において、複数のチャンネルのコンテンツ（パケット列）は、1チャンネル以上の第一のパケット列を多重化して生じた N U L L パケットを、第二のパケット列を構成するパケットに入れ替えて出力するデータ多重化方法により多重化される。

【0 1 5 2】

以上、本実施の形態において、実施の形態 1 で述べた多重化装置を含むコンテンツ（パケット列）の送受信の態様について説明した。

【発明の効果】

本発明によれば、1チャンネル以上の第一のパケット列を多重化して生じたN U L Lパケットを、第二のパケット列を構成するパケットに入れ替えて出力するデータ多重化方法により、第二のパケット列の遅延を数十m s に抑えることができる。

【図面の簡単な説明】

【図 1】

実施の形態 1 のデータ多重化装置のブロック図

【図 2】

実施の形態 1 のパケット列多重化順序格納手段の概念図

【図 3】

実施の形態 1 のチャンネルバッファの概念図

【図 4】

実施の形態 1 のパケット列入れ替え手段の概念図

【図 5】

実施の形態 2 の送受信システムのブロック図

【図 6】

M P E G 2 - T S フォーマットの概略図

【図 7】

複数のプログラム番組を同時に多重して伝送する際の各ストリームのP I Dの関係を示した図

【図 8】

複数のプログラム番組から好みのプログラム番組の映像、音声等のストリームを再生する手順を示したフローチャート

【図 9】

従来のM P E G 2 - T S 多重化装置のブロック図

【図 1 0】

S D R A M の構成図

【図 1 1】

S D R A M のリードタイミングチャート

【図 1 2】

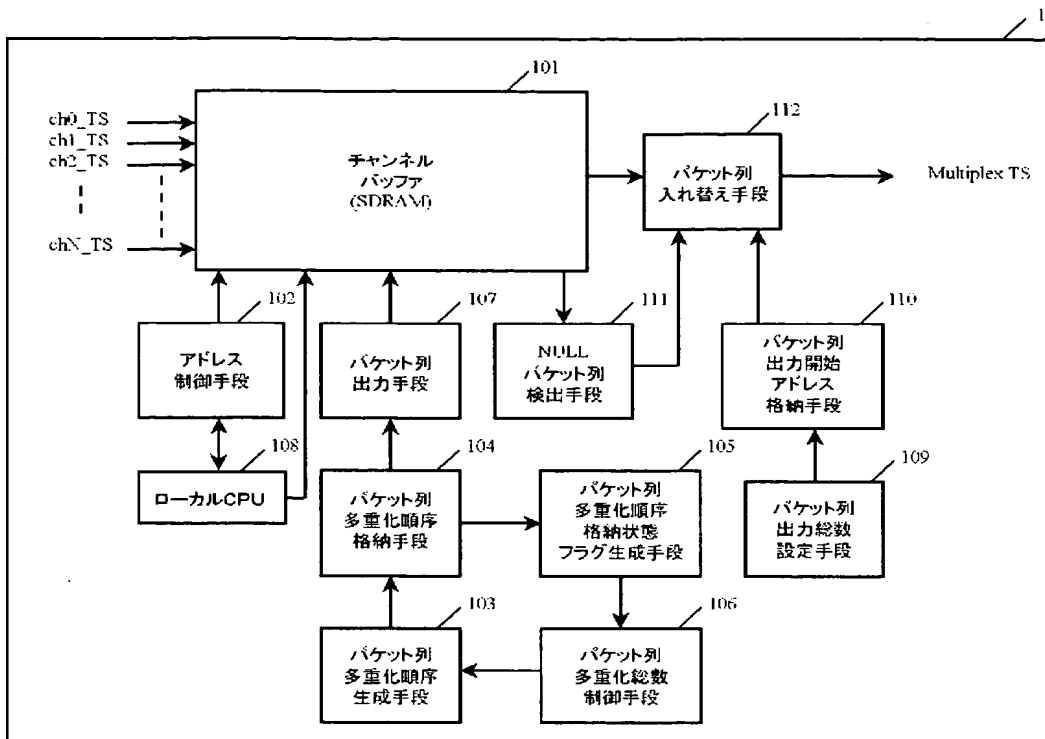
S D R A M のライトタイミングチャート

【符号の説明】

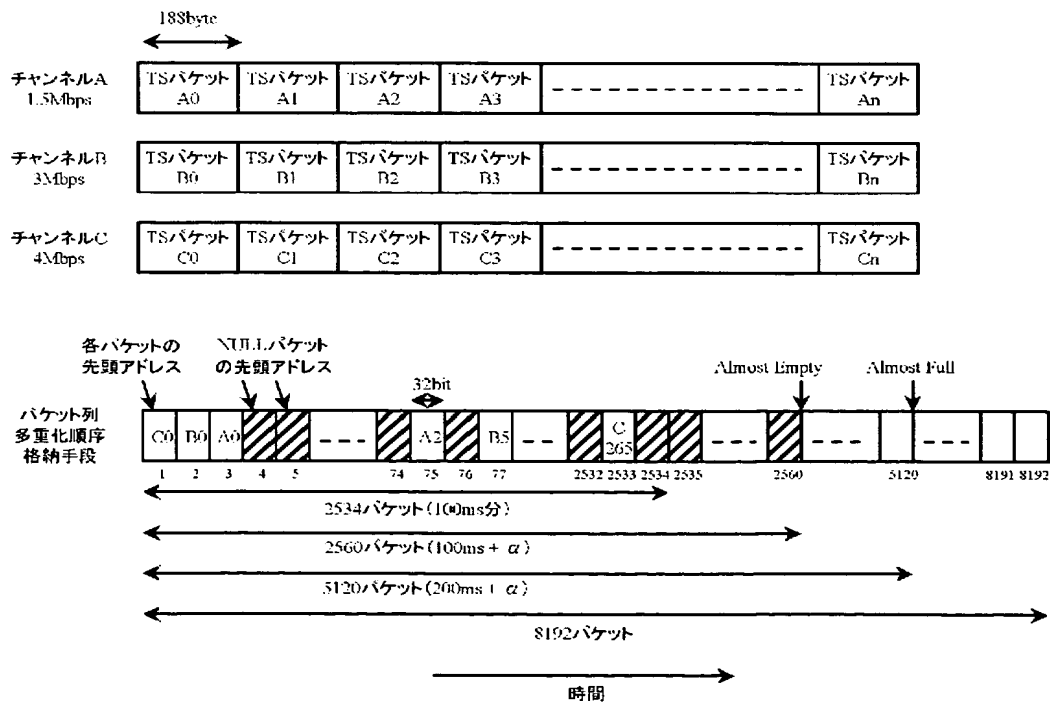
- 1 0 1 チャンネルバッファ
- 1 0 2 アドレス制御手段
- 1 0 3 パケット列多重化順序生成手段
- 1 0 4 パケット列多重化順序格納手段
- 1 0 5 パケット列多重化順序格納状態フラグ生成手段
- 1 0 6 パケット列多重化総数制御手段
- 1 0 7 パケット列出力手段
- 1 0 8 ローカル C P U
- 1 0 9 パケット列出力総数設定手段
- 1 1 0 パケット列出力開始アドレス格納手段
- 1 1 1 N U L L パケット列検出手段
- 1 1 2 パケット列入れ替え手段
- 8 0 1 チャンネルバッファ
- 8 0 2 第 1 のアドレス制御手段
- 8 0 3 ローカル C P U
- 8 0 4 出力バッファ
- 8 0 5 第 2 のアドレス制御手段

【書類名】 図面

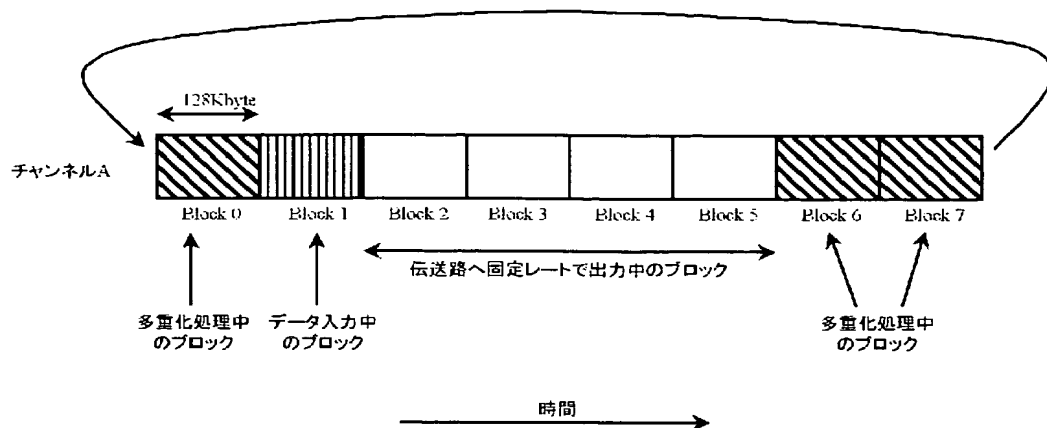
【図 1】



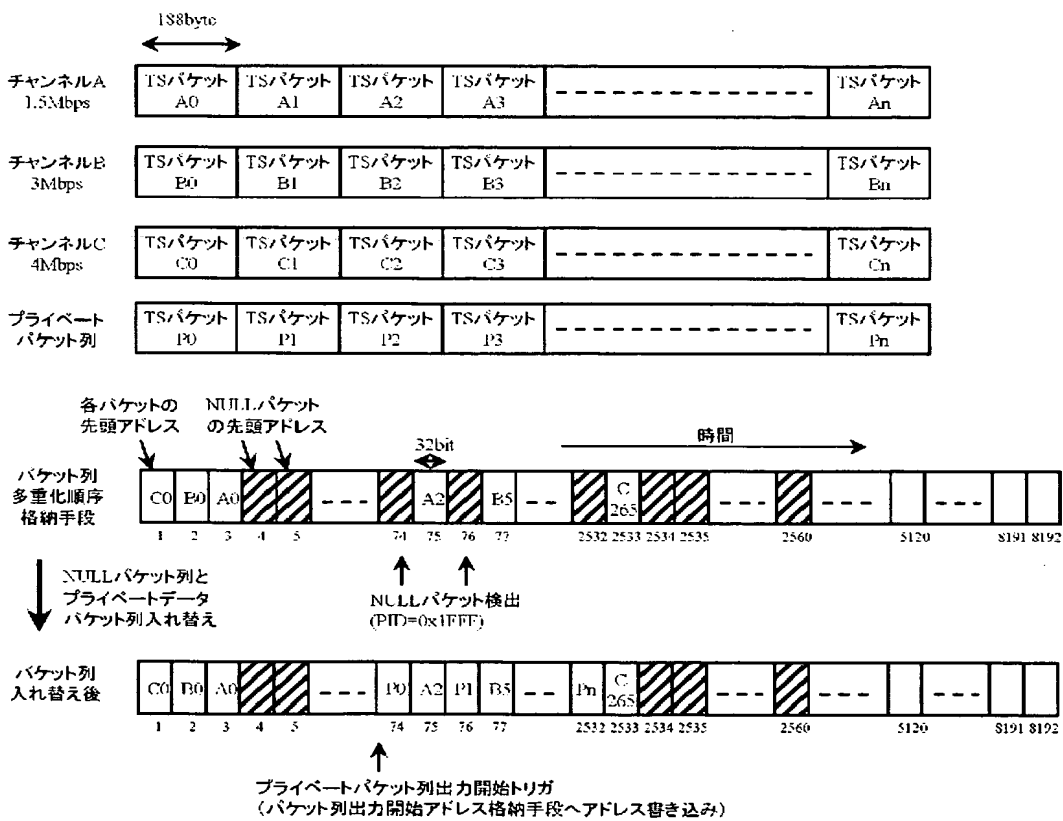
【図 2】



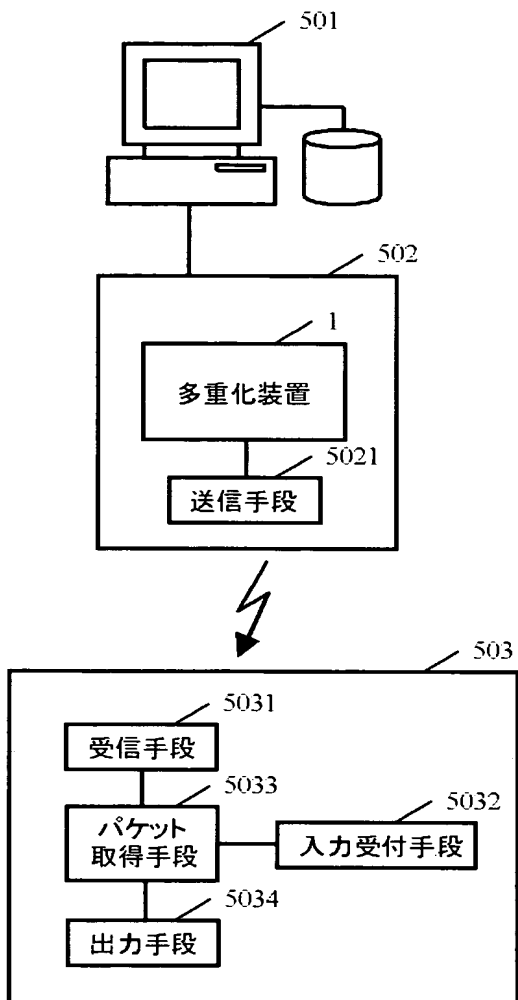
【図 3】



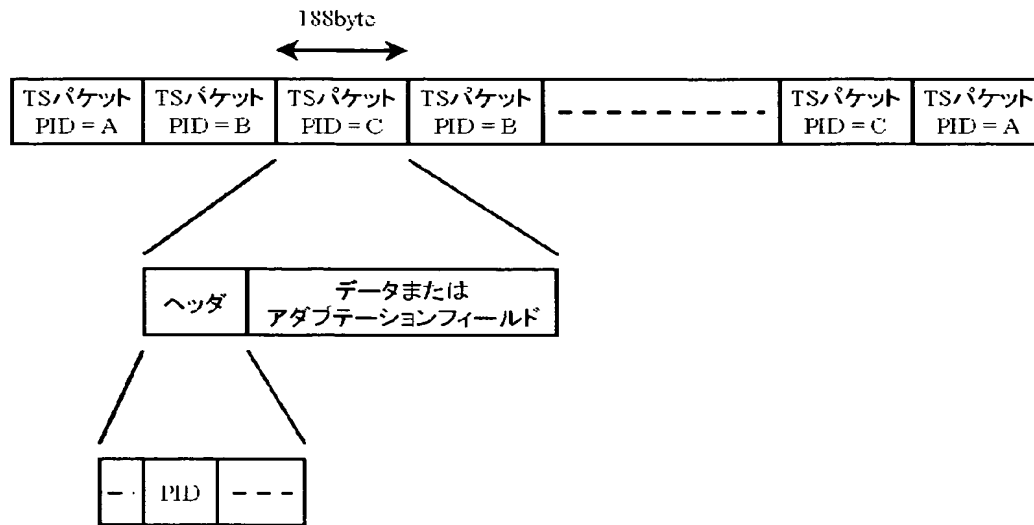
【図 4】



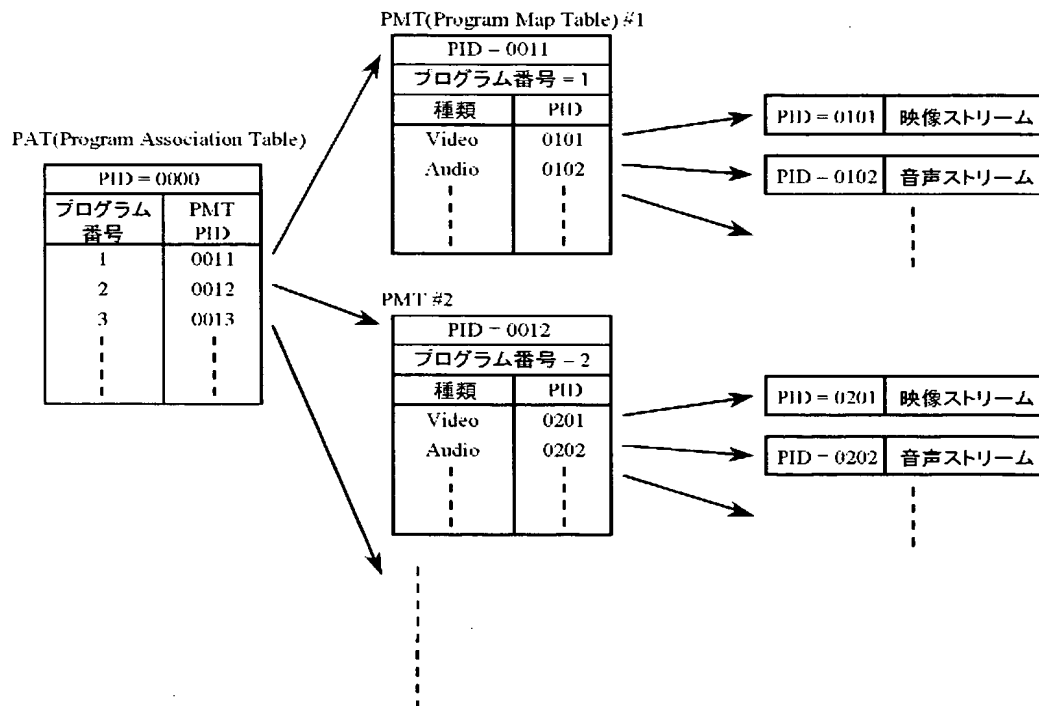
【図 5】



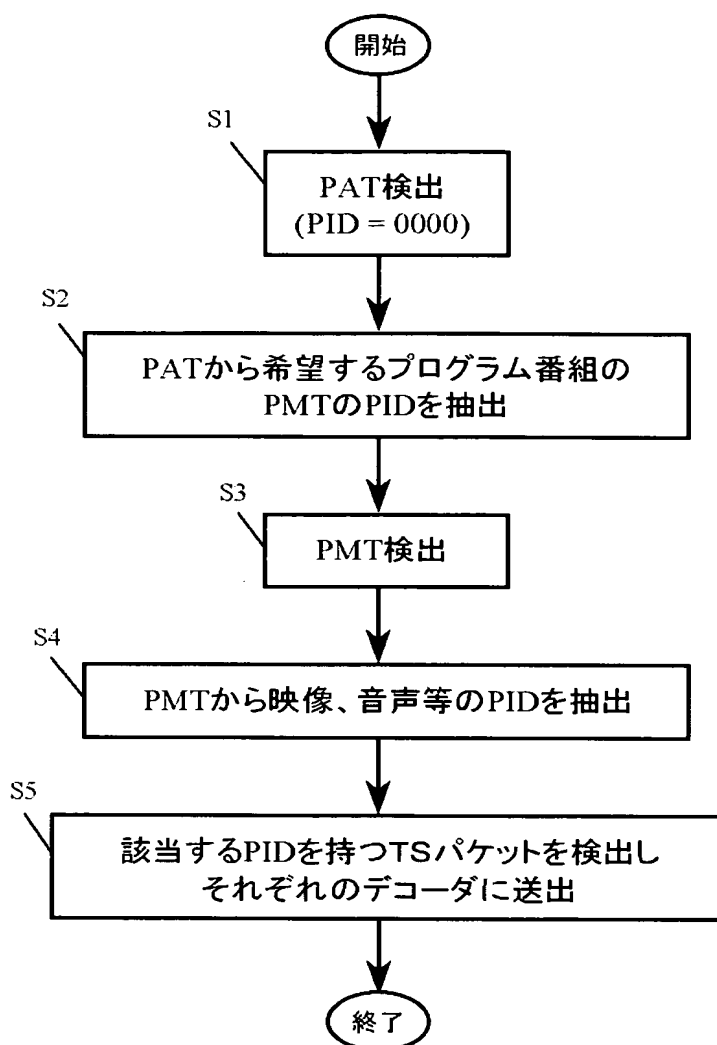
【図 6】



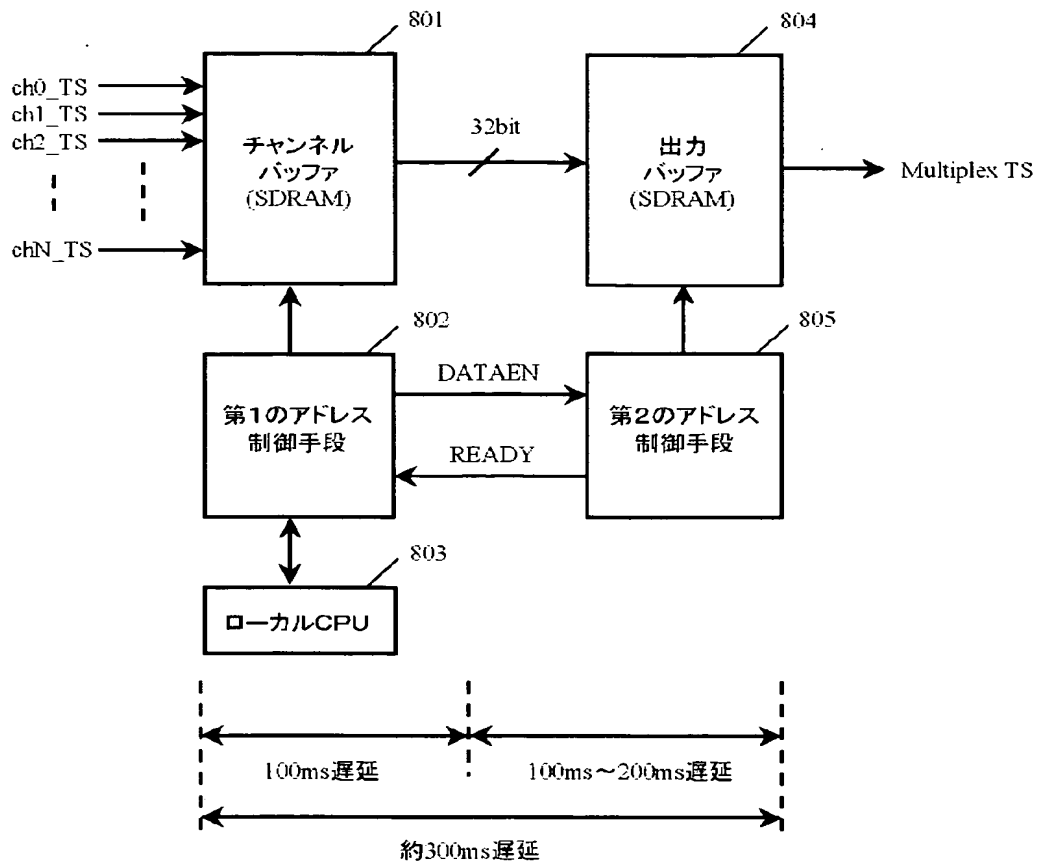
【図 7】



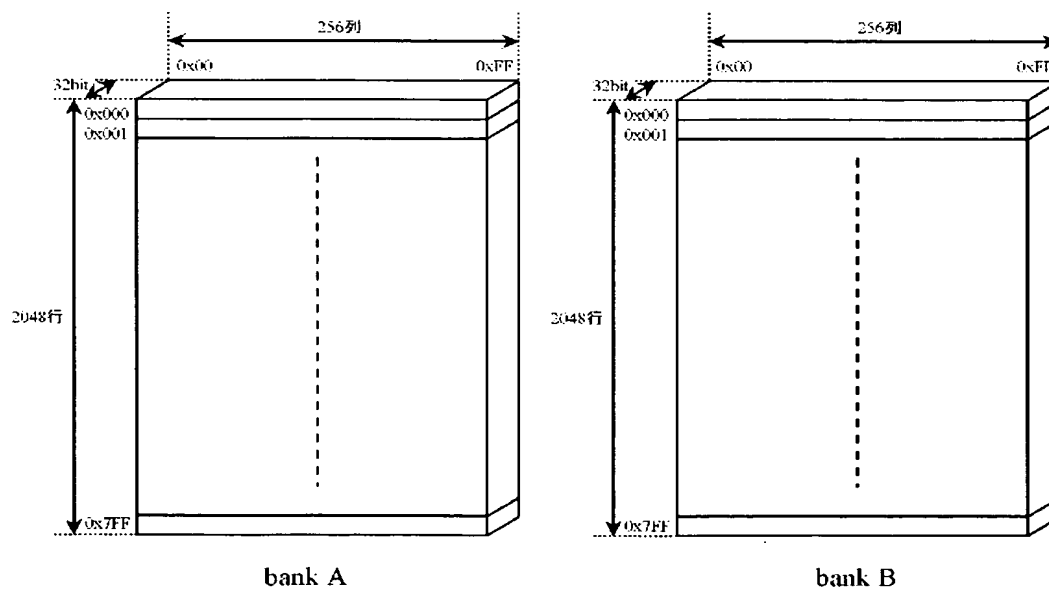
【図 8】



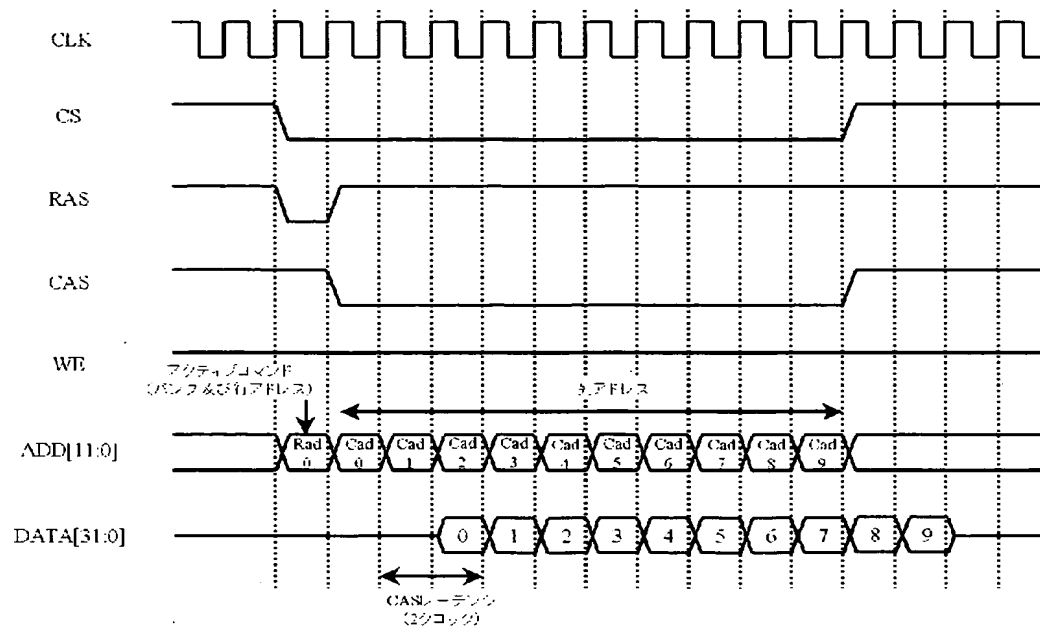
【図 9】



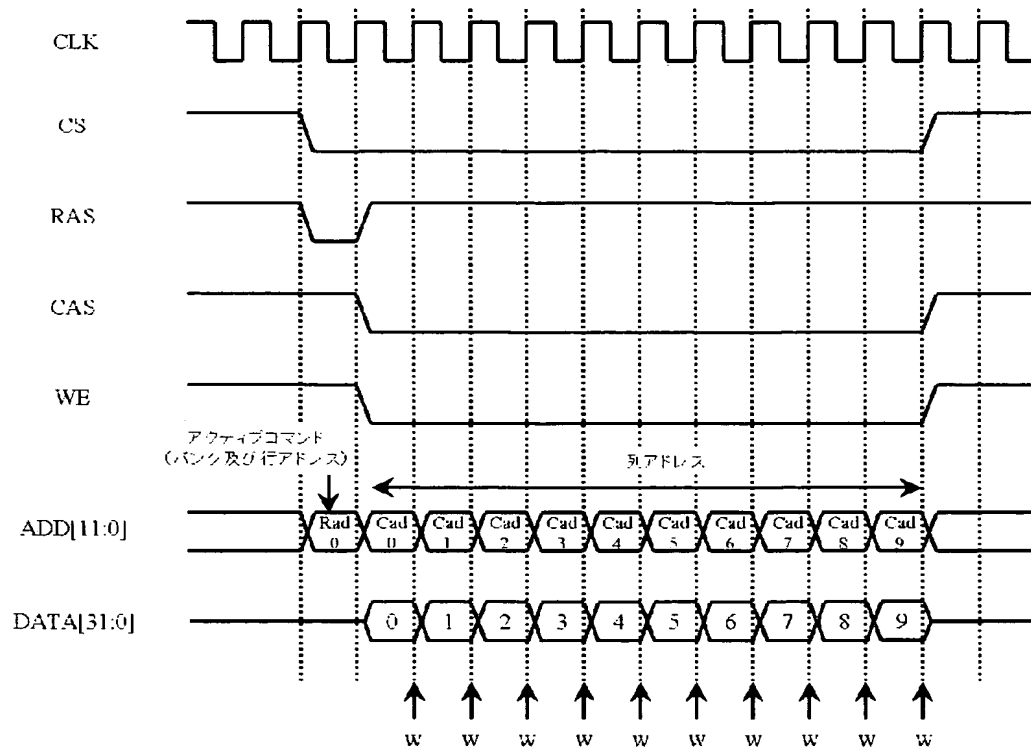
【図 10】



【図 1 1】



【図 1 2】



【書類名】 要約書

【要約】

【課題】 入力された複数チャンネルの packets 列を多重化処理して多重 packets 列を生成し出力する際に、出力バッファを使用せず、1つの記憶手段のみでデータの入力と多重化処理と伝送路の規格に準拠した伝送レートでの出力処理ができ、かつデータ多重化装置内部におけるプライベートデータ信号の packets 列の遅延を数十msに抑えることができるデータ多重化方法及びデータ多重化装置を提供することを目的とする。

【解決手段】 プライベートデータの packets 列を1ブロック分まとめて出力できるように packets 列の総数を設定する。さらに、プライベートデータの先頭アドレスが書き込まれたら直ちにプライベートデータの packets 列の多重出力処理が開始されるように制御する。さらに、出力される packets 列が N U L L packets 列であるかどうかを検出する。さらに、検出された N U L L packets の多重位置にプライベートデータの packets 列を入れ替えて出力伝送する。

【選択図】 図1

特願 2 0 0 3 - 1 0 7 6 2 6

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 8 2 1]

1. 変更年月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

大阪府門真市大字門真 1 0 0 6 番地

氏 名

松下電器産業株式会社